

## 附件 1

# “信息光子技术”重点专项 2022 年度项目申报指南

为落实“十四五”期间国家科技创新有关部署安排，国家重点研发计划启动实施“信息光子技术”重点专项。根据本重点专项实施方案的部署，现提出 2022 年度项目申报指南。

本专项总体目标是：积极抢抓新型光通信、光计算与存储、光显示与交互等信息光子技术发展的机遇，重点研发相关核心芯片与器件，支撑通信网络、高性能计算、物联网等应用领域的快速发展，满足国家战略需求。专项实施周期为 5 年（2021—2025 年）。

2022 年度指南部署坚持需求导向、问题导向和应用导向，拟围绕光通信器件及集成、光计算与存储、光显示与交互三个技术方向，按照基础前沿、共性关键技术、青年科学家项目三个层面，启动 27 项指南任务，拟安排国拨经费 3.59 亿元。其中，青年科学家项目拟安排国拨经费 2800 万元，除指南任务 1.16 和 1.17 各 500 万元外，其余项目均为 300 万元。共性关键技术类项目配套经费与国拨经费比例不低于 1:1。

项目统一按指南二级标题（如 1.1）的研究方向申报。申报项

目的研究内容必须涵盖二级标题下指南所列的全部研究内容和考核指标，实施周期不超过3年。基础前沿类项目下设课题不超过4个，项目参与单位总数不超过6家；共性关键技术类项目下设课题数不超过5个，项目参与单位总数不超过10家。项目设1名项目负责人，项目中每个课题设1名课题负责人。

青年科学家项目不再下设课题，项目所含参与单位总数不超过3家。项目设1名项目负责人，项目负责人年龄要求，男性应为1984年1月1日后出生，女性应为1982年1月1日后出生。原则上团队其他参与人员年龄要求同上。

除指南中特殊说明外，每个指南任务拟支持项目数为1~2项。

“拟支持项目数为1~2项”是指：在同一研究方向下，当出现申报项目评审结果前两位评价相近、技术路线明显不同的情况时，可同时支持2项。2个项目将采取分两个阶段支持的方式，第一阶段完成后将对2个项目执行情况进行评估，根据评估结果确定后续支持方式。

## **1. 光通信器件及集成技术**

### **1.1 硅基异质光子集成关键工艺及集成技术开发（共性关键技术类）**

研究内容：针对单一材料光芯片性能受限且异质光子集成工艺平台欠缺的现状，建立硅基异质光子集成工艺平台，提供新型

光电集成芯片的研发和工艺验证能力。重点研究超低损耗、超高集成密度氮化硅波导工艺及其与硅波导的高效耦合技术，以及氮化硅波导器件与 III-V 族激光器的高效耦合技术；研究与 CMOS 工艺兼容性良好的低损耗氮化硅 3D 波导制备工艺；开发 III-V 族激光器和硅光波导阵列的晶圆级集成（键合方式或直接外延方式）和高效耦合工艺；开发与硅光波导集成的薄膜铌酸锂或电光聚合物调制器工艺；研究多材料体系下异质集成器件的多场耦合仿真技术；开发标准化的硅基异质光子集成芯片的射频封装技术；探索硅基单片光电集成工艺。

考核指标：建立硅基异质集成光子芯片工艺研发平台，并开发出一系列高性能硅基异质集成光器件和芯片。具体指标包括：

（1）在低损耗光通信波长窗口，典型硅光波导损耗 $\leq 1.5\text{dB/cm}$ ，在晶圆上的良率 $\geq 80\%$ 。（2）在低损耗光通信波长窗口，开发绝缘体上硅（SOI）与氮化硅波导集成工艺，氮化硅波导损耗 $\leq 0.1\text{dB/cm}$ ，与硅波导层间耦合损耗 $\leq 0.1\text{dB}$ ，在晶圆上的良率 $\geq 80\%$ ；研制出与 SOI 集成的氮化硅阵列波导光栅波分复用器件，8 通道，通道频率间隔 100GHz，插入损耗 $\leq 2.5\text{dB}$ ，通道间串扰 $\leq -20\text{dB}$ 。（3）实现 III-V 族激光器与多路硅光波导阵列的晶圆级高效耦合和集成，通道数 $\geq 8$ ，单路耦合损耗 $\leq 2\text{dB}$ ；激光器耦合至硅波导的光功率 $\geq 1\text{mW}$ ，边模抑制比 $\geq 35\text{dB}$ 。（4）研制与硅光波

导集成的薄膜铌酸锂或电光聚合物（电光系数 $\geq 50\text{pm/V}$ ）高速电光调制器，带宽 $\geq 60\text{GHz}$ ， $V_{\pi} \leq 3\text{V}$ ，片上插损 $\leq 3\text{dB}$ 。（5）开发国产化硅基异质器件仿真设计工具，可实现不少于3种材料体系（氮化硅、III-V族、薄膜铌酸锂、聚合物）的硅基异质器件性能仿真，仿真设计结果与本项目所制备器件的实测性能偏差 $\leq 10\%$ ，结合工艺线建立工艺开发套件（PDK）。（6）开发标准化的硅基异质光子集成芯片的射频封装技术，封装器件带宽 $\geq 50\text{GHz}$ 。（7）基于本项目所开发工艺，研制出一款硅基光电单片集成样品，并完成动态功能演示。申请发明专利30项以上，技术就绪度不低于7级，相关行业技术标准或MSA提案不少于5项，本项目所开发工艺的用户数不少于30家（以加工合同和加工费拨付凭证为准），支撑3项以上“信息光子技术”专项项目的研发，为国内行业骨干企业和设计单位提供流片服务。

## 1.2 III-V族光子集成关键工艺及集成技术开发（共性关键技术类）

研究内容：针对当前欠缺III-V族光子集成芯片加工工艺平台的问题，建设开放共享的III-V族光子集成工艺平台。研究高质量外延、二次外延和选区外延技术，建设和完善III-V族光电器件工艺线；研究无源波导的传输损耗和偏振等问题，研制偏振分束、偏振旋转、光混频器等各类无源器件；研究集成化激光器

的波长调谐与稳定性控制技术，研制集成化窄线宽激光器；研制 III-V 族激光器、调制器和探测器的光子集成芯片；研究新型中介层、电镀和倒装键合等异构集成技术，形成高密度封装方案。支撑国家重点研发任务的实施，为我国关键科研院所和企业提供流片服务，为产业界和学术界提供开放共享的芯片加工平台。

考核指标：建设 III-V 族光子集成芯片加工工艺平台，实现稳定的工艺流程，对社会开放共享。具体考核指标包括：（1）开发出 III-V 族波导的标准化制备方法，加工精度达到 40nm，波导宽度误差  $\leq 20\text{nm}$ ，刻蚀深度误差  $\leq 10\text{nm}$ ，波导传输损耗  $\leq 1\text{dB/cm}$ ，工艺可重复性优于 90%，外延缺陷密度  $\leq 10\text{cm}^{-2}$ 。基于 III-V 族波导研制 3dB 耦合器、偏振分束器、偏振旋转器、光混频器等无源器件，3dB 耦合器损耗  $\leq 1.0\text{dB}$ ，偏振分束器消光比  $\geq 25\text{dB}$ ，偏振旋转器损耗  $\leq 3.0\text{dB}$ ，偏振消光比  $\geq 10\text{dB}$ ，90 度光混频器相位精度优于  $\pm 4$  度，建立工艺开发套件（PDK）。（2）研制出集成化窄线宽激光器，线宽  $\leq 200\text{kHz}$ ，输出功率  $\geq 10\text{mW}@150\text{mA}$ 。研制出集成化可调谐激光器，调谐范围  $\geq 5\text{nm}$ ，输出功率  $\geq 7\text{mW}@150\text{mA}$ 。研制出高稳频激光器，稳定度标准方差  $\leq 5 \times 10^{-8}@100\text{s}$ ，输出功率  $\geq 2\text{mW}@150\text{mA}$ 。（3）开发出 III-V 族调制器和探测器的标准结构与工艺参数，研制出 III-V 族调制器，3dB 带宽  $\geq 50\text{GHz}$ ，半波电压  $\leq 1.5\text{V}$ ，损耗  $\leq 1.0\text{dB}$ 。研制

出 III-V 族平衡探测器，3dB 带宽  $\geq 50\text{GHz}$ ，暗电流  $\leq 10\text{nA}$ ，响应度  $\geq 0.8\text{A/W}$ ，平衡探测器阵列内响应度一致性优于  $\pm 2.0\%$ 。(4) 开发标准化的 III-V 族有源/无源器件的仿真设计软件，仿真设计结果与本项目所制备器件的实测性能偏差  $\leq 10\%$ 。(5) 研制出  $400\text{Gb/s}$  III-V 族光子集成收发芯片。(6) 开发标准化的 III-V 族光子集成芯片的射频封装技术，封装器件带宽  $\geq 50\text{GHz}$ 。申请发明专利 30 项以上，技术就绪度不低于 7 级，相关行业技术标准或 MSA 提案不少于 5 项，平台外单位的用户数不少于 30 家（以加工合同和加工费拨付凭证为准），支撑 3 项以上“信息光子技术”专项项目的研发，为国内行业骨干企业和设计单位提供流片服务。

### 1.3 光电融合集成基础理论与关键技术研究（基础前沿类）

研究内容：面向大规模光电融合集成发展趋势，研究光电融合集成基础理论与关键技术。研究单片光电集成芯片的光电一体化建模理论；针对光电一体化协同设计难题，研究单片集成光电子器件和微电子电路融合新架构，以及电-光-电全链路仿真设计新方法；研究微电子-光电子异构集成工艺的物理基础，开发微电子-光电子集成工艺，攻克气相沉积低损波导和器件集成技术；研制高速硅光调制器、探测器及与微电子驱动芯片、跨阻放大器（TIA）芯片等多种功能元件的单片融合集成技术；研制光电混合闭环反馈控制和单片光电融合集成收发芯片。

考核指标：研制出单片光电融合集成芯片，掌握基础理论和关键技术。具体考核指标包括：（1）完成光电融合一体化设计和建模，开发仿真软件 1 套并获得软件著作权。（2）气相沉积的硅薄膜材料的光学传输损耗 $\leq 0.1\text{dB/cm}$ ，电子迁移率 $\geq 100\text{cm}^2/(\text{V}\cdot\text{s})$ ，工艺温度 $\leq 450^\circ\text{C}$ ，波导光传输损耗 $\leq 1\text{dB/cm}$ 。（3）研制出低功耗高密度 8 通道光收发芯片，互连速率 $\geq 1\text{Tb/s}$ ，实现高速硅光调制器、探测器等多种功能元件及与微电子驱动芯片、TIA 芯片、自动偏振控制和波长锁定电路的融合集成，每个通道发射波特率 $\geq 50\text{GBaud}$ ，发射机功耗 $\leq 5\text{pJ/bit}$ ，调制器带宽密度 $\geq 1\text{Tbps/mm}^2$ 。实现典型示范应用，申请发明专利 50 项以上，相关行业技术标准或 MSA 提案不少于 1 项，技术就绪度不低于 4 级。

#### 1.4 大动态超宽带微波光子器件与集成（基础前沿类）

研究内容：面向未来卫星通信、宽带移动通信、航天遥感测控等应用，开展大动态、超宽带、高线性的微波光子收发器件及相关集成技术研究。开展多材料体系微波光子集成芯片全流程设计环境、高效率高精度多物理场仿真建模以及光电联合仿真设计技术研究。研制出大动态、超宽带、阵列化光收发芯片，包括高功率低噪声激光器、阵列化高线性电光调制器、超高精细光学幅相调控器件和高饱和光功率光电探测器等核心微波光子器件。研

究微波光子阵列芯片的封装集成技术及系统应用，研制基于集成微波光子芯片的同时多波束相控阵系统样机。

考核指标：研制出高性能微波光子阵列芯片与小型化功能模块。具体指标包括：（1）微波光子多材料体系仿真设计平台：支持绝缘体上硅、氮化硅、二氧化硅、薄膜铌酸锂和铟磷基等 5 种以上材料体系，支持光电芯片器件设计、链路分析、版图绘制、工艺模拟全流程设计，支持仿真器件规模 $\geq 500$  个，器件模型误差 $\leq 5\%$ ，仿真结果偏差 $\leq 5\%$ ，微波光子核心元器件 IP 数 $\geq 30$  个，支持工具参数化调用。（2）高功率低噪声激光器：输出光功率 $\geq 200\text{mW}$ ，边模抑制比 $\geq 35\text{dB}$ ，相对强度噪声 $\leq -160\text{dBc/Hz}$ 。（3）超宽带电光调制器阵列芯片：3dB 带宽 $\geq 70\text{GHz}$ 、射频半波电压 $\leq 3\text{V}$ 、通道数 $\geq 8$ 。（4）光电探测器阵列芯片：3dB 带宽 $\geq 70\text{GHz}$ 、饱和光功率 $\geq 13\text{dBm}$ 、响应度 $\geq 0.6\text{A/W}$ 、通道数 $\geq 8$ 。（5）微波光子可重构光芯片：片上可编程单元数 $\geq 100$ ，消光比 $\geq 30\text{dB}$ ，具备灵活可重构能力，实现路由、功分、滤波、延时等功能。（6）研制基于微波光子集成芯片的同时多波束演示系统一套，阵列规模 $\geq 4\times 4$ ，瞬时带宽 $\geq 4\text{GHz}$ ，波束扫描范围 $\geq 90^\circ\times 90^\circ$ ，波束旁瓣抑制比 $\geq 15\text{dB}$ 。实现典型示范应用，申请发明专利 20 项以上，相关行业技术标准或 MSA 提案不少于 1 项，技术就绪度不低于 4 级。

### 1.5 可见光通信核心芯片与技术（基础前沿类）



研究内容：面向未来无线通信拓展新频谱资源需求，研究自主知识产权的高速泛光通信系列单元器件、集成阵列器件和单芯片多功能集成器件。研究可见光发射单元器件及其材料和结构，包括非相干和相干两类光源，进行集成化设计和制备；研究可见光波段外调制器，提升发射模块的调制效率和响应速度；研究可见光接收器件及其新材料和结构，设计出在可见光波段具有高外量子效率和高响应度的材料，并进行接收单元器件的制备；研究可见光接收集成阵列，设计和实现具有柔性曲面的接收器，增大接收视场角，提升接收灵敏度；搭建可见光通信系统测试平台并进行示范应用。

考核指标：（1）发射端非相干光源的绿光和黄光的发光效率分别达到 50%和 30%，相干光源在 450nm 波长的电光转化效率达到 30%，两类光源在 450nm 波长时的输出光功率均达到 10W 以上。非相干光源预均衡后的 3dB 调制带宽达到 500MHz，相干光源预均衡后的 3dB 调制带宽达到 5GHz。（2）高速高灵敏可见光通信接收氮化镓单元器件的响应度达到 300mA/W，研制出规模达到 3×3 的阵列芯片，速率不低于 10Gbps。（3）可见光通信收发模块与信号处理模块的频谱效率不低于 7bit/s/Hz，集成接收模块的响应时间不大于 0.1 微秒。（4）高速可见光通信离线测试系统在通信距离大于 1m 时，传输 8 路波长，实现总共 100Gbps 的通信

速率，传输误码率小于  $3.8e-3$ ；高速可见光实时通信测试系统的单波长通信速率不小于 10Gbps。（5）实现不低于 1000 个用户的商用示范，并探索在国家重大工程中的定制化应用。申请发明专利  $\geq 30$  项，相关行业技术标准或 MSA 提案不少于 2 项，技术就绪度不低于 4 级。

### 1.6 城域单载波 1.2Tb/s 相干光传输集成芯片与模块( 共性关键技术类 )

研究内容：面向城域高速大容量通信应用需求，研究超高速集成相位调制器和相干接收机，研究支持单通道 128Gbaud 的电光调制器及驱动器、光电探测器及跨阻放大器的集成技术；研究高波特率、高频谱效率的先进调制及解调算法；研究高速信号的光电芯片间互连技术，光芯片和电芯片协同设计、制备与集成封装技术；研制单载波 1.2Tb/s 相干光传输集成芯片与模块，并在城域光通信网中实现示范应用。

考核指标：（1）工作波长覆盖 C 波段，电光调制器芯片速率  $\geq 128\text{Gbaud}$ ，静态消光比  $\geq 30\text{dB}$ ，静态插损  $\leq 8\text{dB}$ 。（2）光电探测器芯片速率  $\geq 128\text{Gbaud}$ ，混频器相位误差  $\leq \pm 5^\circ$ ，相干接收芯片的共模抑制比  $\geq 30\text{dB}$ 。（3）电光调制器芯片和驱动器芯片共封装后带宽  $\geq 65\text{GHz}$ ，光电探测器芯片和跨阻放大器芯片共封装后带宽  $\geq 65\text{GHz}$ 。（4）1.2Tb/s 相干光收发集成模块，单载波传输净荷速率

$\geq 1.2\text{Tb/s}$ ，传输距离 $\geq 80\text{km}$ ；实现  $1.2\text{Tb/s}$  相干光模块在城域光通信网络中的示范应用。申请不少于 20 项发明专利，相关行业技术标准或 MSA 提案不少于 2 项，技术就绪度不低于 5 级。

### 1.7 跨波段可调谐激光发射与调制接收集成芯片技术（共性关键技术类）

研究内容：面向跨波段大容量传输的应用需求，研究新型 C+L 波段可调谐窄线宽单片集成激光器芯片，研究用于激光器的宽范围调谐和高精度控制技术，研究 C+L 波段可调谐激光器的小型化封装技术；研究 C+L 波段硅基相干光收发集成芯片，包括高速调制器阵列、高精度 90 度混频、宽带探测器阵列；研究高速驱动器芯片和跨阻放大器芯片与光芯片的光电共封装技术，研究收发集成器件的控制技术；研制符合商用标准的小型化可插拔模块，实现典型示范应用。

考核指标：（1）研制出 C 波段（ $1529.16\sim 1567.13\text{nm}$ ）和 L 波段（ $1570.01\sim 1610.06\text{nm}$ ）的可调谐激光器集成芯片，洛伦兹线宽 $\leq 300\text{kHz}$ ，波长锁定精度  $\text{ITU}\pm 1.5\text{GHz}$ ，并实现 C+L 波段可调谐激光器的小型化混合集成封装。（2）C+L 波段  $400\text{Gb/s}$  单片集成相干光收发芯片，工作波长范围覆盖 C 波段和 L 波段，调制器静态消光比 $\geq 22\text{dB}$ ，混频器相位误差 $\leq \pm 5^\circ$ ，探测器响应度 $\geq 0.6\text{A/W}$ ，偏振隔离度 $\geq 30\text{dB}$ ，芯片  $3\text{dB}$  带宽 $\geq 35\text{GHz}$ ，通道波特

率 $\geq 64\text{Gbaud}$ ，波长切换/锁定时间 $\leq 5\text{s}$ ，激光器功耗 $\leq 2.5\text{W}$ 。完成光收发模块光电共封装并实现 C+L 波段 $\geq 400\text{km}$  的系统示范应用，申请不少于 20 项发明专利，相关行业技术标准或 MSA 提案不少于 2 项，技术就绪度不低于 6 级。

### **1.8 400GE 短距离多模光互连芯片与模块(共性关键技术类)**

研究内容：面向高性能计算或数据中心高速光互连应用需求，研究高速率面发射激光器（VCSEL）芯片设计和制备工艺技术；研究高速率、高响应度、低暗电流的面接收探测器芯片设计与制备工艺技术；研究多模  $4\times 100\text{Gb/s}$  驱动控制电路技术；研究多模  $4\times 100\text{Gb/s}$  跨阻放大及时钟恢复电路技术；研制多模  $400\text{Gb/s}$  芯片板载封装（COB）光收发模块技术与系统应用。

考核指标：（1）研制出工作波长  $840\sim 860\text{nm}$  的 VCSEL 激光器芯片， $3\text{dB}$  调制带宽 $\geq 27\text{GHz}$ ，阈值电流 $\leq 1.5\text{mA}$ ， $\text{RIN} \leq -145\text{dB/Hz}$ ，出光功率 $\geq 2\text{mW}$ ，斜效率 $\geq 0.3\text{mW/mA}$ 。（2）研制出接收波长达到  $830\sim 870\text{nm}$  的探测器芯片， $3\text{dB}$  探测带宽 $\geq 28\text{GHz}$ ，响应度 $\geq 0.5\text{A/W}$ ，暗电流 $\leq 10\text{nA}$ 。（3）实现 4 通道集成化光收发模块，封装尺寸和带宽密度符合 QSFP112 标准，传输速率达到  $400\text{Gb/s}$ （ $4\times 106.25\text{Gb/s}$ ），发射机色散眼图闭合代价（TDECQ） $\leq 4.5\text{dB}$ ，总功耗 $\leq 10\text{W}$ ；实现多模光纤传输，传输距离 $\geq 70$  米。实现多模 4 通道集成光收发模块在高性能计算或数

据中心中的典型示范应用，申请不少于 35 项发明专利，相关行业技术标准或 MSA 提案不少于 2 项，技术就绪度不低于 6 级。

### 1.9 2.5D/3D 共封装 1.6Tb/s 光电融合集成芯片与模块（共性关键技术类）

研究内容：面向高性能计算或数据中心高速光互连应用需求，研究 2.5D/3D 共封装 1.6Tb/s 光电融合集成芯片与模块技术。研究光电共封装技术，替代可插拔光模块产品形态，实现高能效、高密度的超大容量数据交换；研究小型化低偏压、低插损硅基电光调制器阵列芯片、硅基光电探测器阵列芯片、小型化低插损波分复用及解复用芯片，实现上述 3 种芯片的多路单片集成；研究多通道光纤阵列与硅光芯片的高效率耦合技术，研究多波长集成式光源技术；研制高集成度、低抖动和高能效的驱动和跨阻放大芯片；研究光电共封装的高密度互连和高精度组装技术，以及光电紧耦合的多场协同设计技术，实现高密度光电集成互连功能模块与系统验证。

考核指标：（1）电光调制器芯片单通道速率  $\geq 112\text{Gb/s}$ ，3dB 带宽  $\geq 40\text{GHz}$ ，驱动电压  $\leq 2.0\text{Vpp}$ ；光电探测器芯片单通道速率  $\geq 112\text{Gb/s}$ ，3dB 带宽  $\geq 40\text{GHz}$ ，响应度  $\geq 0.9\text{A/W}$ 。（2）多波长集成式光源器件，单波长输出光功率  $\geq 16\text{dBm}$ ，偏振消光比  $\geq 16\text{dB}$ ，光源中心波长为  $1271\pm 5.75\text{nm}$ ， $1291\pm 5.75\text{nm}$ ，

1311±5.75nm, 1331±5.75nm。(3) O 波段 4 通道 CWDM 波分复用/解复用器插损≤2.5dB, 通道间串扰≤-20dB, 光谱 3dB 带宽≥6nm; 驱动器芯片单通道速率≥112Gb/s, 跨阻放大器芯片单通道速率≥112Gb/s。(4) 高密度光电集成互连功能模块总工作速率≥1.6Tb/s, 单通道速率≥112Gb/s, 调制消光比(ER)≥3.5dB, 发射机色散眼图闭合代价(TDECQ)≤3.4dB, 通信容量密度≥50Gbps/mm<sup>2</sup>, 光链路功耗≤10pJ/bit。完成无误码光互连功能验证, 单模光纤传输距离≥100m, 申请不少于 20 项发明专利, 相关行业技术标准或 MSA 提案不少于 2 项, 技术就绪度不低于 5 级。

### 1.10 高速相干空间激光通信光电子芯片(共性关键技术类)

研究内容: 面向更高带宽、更大容量的空间激光通信光子芯片的迫切需求, 研究高速相干通信发射芯片、高速相干通信接收芯片、光子器件混合集成设计与制备等关键技术, 解决空间激光通信终端体积过大、功耗过高、通信带宽不够的难题; 研究空间激光通信演示验证试验, 解决空间激光通信大数据采集、处理、传输、分发等关键核心问题, 在空间激光通信、智能成像等重大应用领域形成应用示范。

考核指标: (1) 高速相干通信发射芯片: 通信速率≥40Gbps, 激光线宽≤10kHz, 调制方式 QPSK, 激光波长 1550nm, 输出光

功率 $\geq 2\text{W}$ ，光束质量 $M^2 \leq 1.1$ ，偏振消光比 $\geq 15\text{dB}$ ；通过振动、高低温、抗辐射等空间应用测试。（2）高速相干通信接收芯片：本振激光线宽 $\leq 10\text{kHz}$ ，激光功率 $\geq 15\text{mW}$ ，IQ正交相位误差 $\leq 5^\circ$ ，锁相精度 $\leq 5^\circ$ ，共模抑制比 $\geq 25\text{dB}$ ，接收灵敏度 $\leq -37\text{dBm}@40\text{Gbps}$ ；通过振动（20~2000Hz）、高低温（-55~85°C）、抗辐射（0.1rad（Si）/s~50rad（Si）/s）等空间应用测试。（3）激光通信演示验证：研制2套激光终端工程样机，开展链路距离千公里级演示验证，实现空间激光通信试验，通信速率 $\geq 40\text{Gbps}$ ，捕获时间 $\leq 60\text{s}$ 。申请不少于20项发明专利，相关行业技术标准或MSA提案不少于2项，技术就绪度不低于7级。

### 1.11 面向下一代宽带移动通信的前传光电子芯片与技术（共性关键技术类）

研究内容：研究面向下一代超大容量宽带移动通信前传关键光电子芯片的设计制备、功能集成和系统测试技术；研究T比特量级的相干光载波聚合光电子集成芯片；研究多信道高质量相干光源、大带宽调制器、波长复用聚合器和全带宽相干探测器；研究集成高速数字信号处理、智能性能监测和软件定义自适应速率的移动前传的光电子与微电子集成模块；研究奈奎斯特和超奈奎斯特光子信号处理核心算法、系统集成和应用测试。

考核指标：（1）集成高质量多波长光源，光源波长数不少于

10, 总输出功率不少于 13dBm。(2) 调制器芯片及模块, 支持子载波复用, 单波长支持复用支路不小于 8, 单波长峰值速率不低于 1Tbit/s。(3) 相干探测芯片及模块, 支持相干载波聚合, 载波聚合探测数量不少于 8, 探测峰值速率不低于 1Tbps。(4) T 比特量级的相干光载波聚合系统, 支持 10 波×150GHz 总频谱带宽, 传输距离不小于 25km。实现典型应用示范, 申请不少于 30 项发明专利, 相关行业技术标准或 MSA 提案不少于 2 项, 技术就绪度不低于 5 级。

### 1.12 面向光纤通信网络光模块的专用核心 IC 芯片 (共性关键技术类)

研究内容: 针对光纤通信网络高速光模块需求, 研究面向 50G 接入网光模块专用核心 IC 芯片, 包括突发型跨阻放大器 (TIA) 芯片、激光器驱动 (Driver) 芯片、突发型限幅放大器 (LA+CDR) 芯片; 研究面向 400G 城域网相干传输光模块专用核心 IC 芯片, 包括线性跨阻放大器 (TIA) 芯片和高线性调制器驱动 (Driver) 芯片; 研究骨干网 800G/1.2T 相干光模块专用 IC 芯片, 包括高带宽复杂调制下的线性放大芯片和低失真调制器驱动芯片。突破高带宽、高摆幅和高线性度等关键设计技术, 形成覆盖光纤通信网络应用场景的整套专用 IC 芯片。

考核指标: (1) 研制出 50G 接入网光模块专用 IC 芯片: 通道



速率达到 50Gb/s；TIA 的 3dB 带宽  $\geq 30\text{GHz}$ ，跨阻增益  $\geq 70\text{dB}\Omega$ ；激光器驱动电压幅度  $\geq 1.9\text{Vpp}$ ，偏置电流  $\geq 80\text{mA}$ ，LA+CDR 芯片突发响应时间  $\leq 400\text{ns}$ 。（2）研制出 400G 城域网相干传输光模块专用 IC 芯片：通道速率达到 64Gbaud，通道数  $\geq 4$ ；其中，线性 TIA 芯片 6dB 带宽  $\geq 45\text{GHz}$ ，跨阻增益  $\geq 60\text{dB}\Omega$ ；驱动器芯片输出电压幅度  $\geq 3.0\text{Vpp}$ ，驱动器芯片 6dB 带宽  $\geq 45\text{GHz}$ ，非线性失真 THD  $\leq 5\%$ 。（3）研制出 800G/1.2T 骨干网相干传输光模块专用 IC 芯片：通道速率达到 128Gbaud，通道数  $\geq 4$ ；线性 TIA 芯片 6dB 带宽  $\geq 60\text{GHz}$ ；驱动器芯片输出电压幅度  $\geq 3.0\text{Vpp}$ ，驱动器芯片 6dB 带宽  $\geq 60\text{GHz}$ ，非线性失真 THD  $\leq 5\%$ 。构建支撑接入、城域、骨干光通信网络专用光模块配套高速电路芯片的自研能力。实现典型示范应用，申请不少于 20 项发明专利，相关行业技术标准或 MSA 提案不少于 2 项，技术就绪度不低于 6 级。

### 1.13 面向数据中心光互连模块的专用核心 IC 芯片（共性关键技术类）

研究内容：针对超大规模数据中心 400G/800G 光互连模块需求，研究面向 400G 短距光互连模块的专用 IC 芯片，包括线性跨阻放大器（TIA）芯片、高速调制驱动（Driver）芯片和数据与时钟恢复（PAM4 CDR）芯片；研究 800G 短距光互连模块的专用 IC 技术，包括高带宽 PAM4 格式接收端跨阻放大器芯片、多路解

复用芯片、发射端多路复用芯片和高速调制驱动芯片。突破高灵敏度、高带宽、大摆幅和高线性度等关键设计技术，形成覆盖数据中心光互连应用场景的整套专用 IC 芯片。

考核指标：（1）研制出 400G 短距光互连的光模块专用 IC 芯片：通道速率达到 56Gbaud，PAM4 调制格式，通道数 $\geq 4$ ；线性 TIA 芯片的 3dB 带宽 $\geq 35\text{GHz}$ ，跨阻增益 $\geq 60\text{dB}\Omega$ ；驱动器芯片输出电压幅度 $\geq 2.0\text{Vpp}$ ，驱动器芯片的 3dB 带宽 $\geq 35\text{GHz}$ ，PAM4 CDR 芯片偏置电流 $\geq 80\text{mA}$ 。（2）研制出 800G 短距光互连的光模块专用 IC 芯片：通道速率达到 112Gbaud，通道数 $\geq 4$ ；线性 TIA 芯片 3dB 带宽 $\geq 45\text{GHz}$ ；驱动器芯片输出电压幅度 $\geq 2.0\text{Vpp}$ ，驱动器芯片的 3dB 带宽 $\geq 45\text{GHz}$ 。构建支撑数据中心光互连专用光模块配套高速电路芯片的自研能力。实现典型示范应用，申请不少于 20 项发明专利，相关行业技术标准或 MSA 提案不少于 2 项，技术就绪度不低于 6 级。

#### 1.14 高功率低噪声半导体激光器（青年科学家项目）

研究内容：面向激光雷达、光学传感、微波光子学等需求，研制高功率低噪声半导体激光器芯片。研究高功率半导体激光器增益材料及结构设计和半导体激光器噪声抑制方法，掌握相关材料生长、器件设计、工艺开发和器件制备以及噪声等性能表征技术。

考核指标：工作波长 1525 ~ 1550nm，出光功率 $\geq 200\text{mW}$ ，

相对强度噪声  $\leq -170\text{dBc/Hz}$ ，实现蝶形封装，满足实际应用要求。激光器功率和噪声综合指标达到国际领先水平，实现典型示范应用，申请不少于 5 项发明专利。技术就绪度不低于 5 级。

### **1.15 光反馈与温度不敏感半导体激光器（青年科学家项目）**

研究内容：面向高性能光子集成与低成本光模块等应用需求，研制光反馈与温度不敏感半导体激光器。研究光反馈对半导体激光器腔内谐振影响的物理机制，研究突破半导体激光器抗反馈能力的机理与方法，研究提升半导体激光器温度稳定性的机理与方法。从外延生长、器件结构、工艺制备等方面研究光反馈与温度不敏感半导体激光器的可靠实现方法，掌握激光器有源区和限制层等材料生长关键技术、激光器的系统优化设计和制造工艺。探索面向硅光子集成的光反馈与温度不敏感半导体激光器。

考核指标：实现 O 或 C 波段激光出射功率  $\geq 15\text{mW}$ ；光反馈容忍度  $\geq -10\text{dB}$ ，边模抑制比  $\geq 35\text{dB}$ ；工作温度范围覆盖  $-40^\circ\text{C}\sim 85^\circ\text{C}$ ，激光器特征温度  $(T_0) > 900\text{K}$ 。抗光反馈指标达到国际领先水平，实现无光隔离器封装验证和典型示范应用，申请不少于 5 项发明专利。技术就绪度不低于 5 级。

### **1.16 超大带宽电光调制器（青年科学家项目）**

研究内容：面向未来超高速通信系统的需求，研究电光调制器的新材料和新机理，突破基于现有电光效应的传统调制器的带

宽性能极限，显著提升电光调制器带宽；研究超大带宽电光调制关键技术，包括可增强电光转换效率的新型波导结构、电学结构和驱动器集成方案，降低调制器尺寸和驱动电压。

考核指标：研制出突破传统极限带宽的超大带宽电光调制器和集成发射机，具体指标包括：实现 O 和 C 波段电光调制器 3dB 带宽  $\geq 200\text{GHz}$ ，半波电压  $\leq 5\text{V}@40\text{GHz}$ ，总体性能达到国际先进水平。实现典型示范应用，申请不少于 5 项发明专利。技术就绪度不低于 5 级。

### 1.17 超大带宽光电探测器（青年科学家项目）

研究内容：面向未来超高速探测系统的需求，研究半导体光电探测器中光场/电场耦合及光生载流子高速输运过程，研究光电探测器带宽的综合制约因素和实现突破的系统性途径和方法；从材料生长、器件结构、测试表征技术等方面出发，探索复合光波导超模式等新原理，研究超大带宽光电探测器的基础理论与实现方法，突破关键制作工艺，实现超大带宽光电探测器。

考核指标：研制出 O 或 C 波段的光电探测器，3dB 带宽  $\geq 200\text{GHz}$ ，探测响应度  $\geq 0.4\text{A/W}$ 。总体性能达到国际领先水平，实现典型示范应用，申请不少于 5 项发明专利。技术就绪度不低于 5 级。

### 1.18 基于低维材料的视觉本能反应型光电子器件（青年科学

## 家项目)

研究内容：面向物联网中数据密集型前端的高速图像信号处理需求，基于低维材料优异的光电响应特性，研究感算一体的神经形态人工视觉系统，简化硬件架构的同时提高数据处理效率。开发基于低维材料的大规模智能像元阵列设计、加工和集成技术；探索感算一体硬件与先进智能算法高效耦合的技术方案；针对空间光形态下的图像数据，研究基于神经网络算法的模拟域加速计算方法。

考核指标：研制基于低维材料的感算一体神经形态光电子器件，阵列像元规模不小于  $8 \times 8$ ，器件响应速度不小于 100 Hz，重构开关功耗小于 10pJ；在前端硬件层面，支持可自定义操作数的模拟域图像卷积计算，使用器件对三类噪声图像的平均分类精度大于 90%，实现典型示范应用，申请不少于 10 项发明专利。

### 1.19 光子引线键合混合集成光收发芯片（青年科学家项目）

研究内容：针对异质异构混合光子集成中的光互连挑战，研究基于双光子吸收聚合的光子引线键合（PWB）光互连技术，研究双光子吸收固化材料及其光学折射率调控方法，验证其环境适应性和长期稳定性；研究典型应用场景中光子引线键合的建模仿真、波导设计与制备技术；研究 III-V 族、硅基、氮化硅和薄膜铌酸锂等多种材料体系光电子芯片的低损耗光子引线互连技术，

研制多通道混合集成光收发芯片。

考核指标：3D 打印光子引线波导传输损耗 $\leq 3\text{dB/cm}$ ；芯片与芯片间光子引线连接损耗 $\leq 2\text{dB}$ ，包含 III-V 族、硅基、氮化硅和薄膜铌酸锂等 4 种以上材料体系芯片；光纤与芯片间光子引线连接损耗 $\leq 1.5\text{dB}$ ；实现基于光子引线键合技术的 8 通道 400Gb/s（ $8\times 50\text{Gb/s}$ ）混合集成光收发芯片及模块，满足距离 2 公里以上光通信需求；满足 $-40^{\circ}\text{C}\sim 85^{\circ}\text{C}$ 环境温度，湿度 $\leq 85\%$ 条件下使用，长期可靠性不小于 5000 小时。实现典型示范应用，申请不少于 5 项发明专利，技术就绪度不低于 5 级。

### 1.20 基于谷自由度调控的偏振探测器件（青年科学家项目）

研究内容：研究高温无外场下实现对单层过渡金属硫族化合物高效自旋注入和谷自由度有效调控的机理和实现方法，研究基于单层过渡金属硫族化合物异质结的谷光开关器件和片上灵活调控的全斯托克斯矢量光电探测器。

考核指标：在高温无外场下实现自旋注入效率 $\geq 80\%$ ，谷光开关器件开关比 $\geq 20\text{dB}$ ；全斯托克斯矢量光电探测器室温下工作波长覆盖可见到近红外波段（ $600\text{nm}\sim 1600\text{nm}$ ），线偏振光测量误差 $\leq 5\%$ ，圆偏振光测量误差 $\leq 8\%$ ，研制出原型光电偏振探测器件。实现典型示范应用，申请不少于 5 项发明专利，技术就绪度不低于 5 级。

## 1.21 超宽带捷变频光电振荡器（青年科学家项目）

研究内容：面向电子信息系统对超宽带捷变频微波信号源的需求，开展超宽带捷变频光电振荡器技术研究。研究光电振荡器的模式调控和非线性机理，突破传统光电振荡器模式难以超宽带捷变频调控的限制，研制超宽带捷变频以及低相噪的光电振荡器。

考核指标：研制出超宽带捷变频光电振荡器，频率切换时间 $\leq 100\text{ns}$ ，单频相位噪声 $\leq -130\text{dBc/Hz}@10\text{kHz}$ ，频率捷变覆盖范围：1~65GHz，信号输出功率 $\geq 10\text{dBm}$ 。实现典型示范应用，申请不少于5项发明专利，技术就绪度不低于5级。

## 2. 光计算与存储技术

### 2.1 晶圆级硅光互连片上计算系统（基础前沿类）

研究内容：面向数据中心、高性能计算等应用场景，研制高性能与高能效的晶圆级光电融合硅光互连片上计算系统。研究面向硅光互连的数据流驱动、功能优化等软硬件协同计算架构关键技术；研究光电融合的硅光信号传输的芯粒互连接口标准及计算芯粒设计技术；研究晶圆级计算系统的硅光互连网络技术；研究晶圆级封装技术，开展晶圆级大功率供电、晶上长距离低损耗硅光互连、超高热流密度晶上系统散热等关键技术研究；研究软件编译环境下，实现任务在片上资源的高效灵活映射，并在数据中心及高性能计算等领域开展示范应用。

考核指标：（1）研制计算系统专用的软硬件协同的晶圆级光电融合集成芯片，晶圆尺寸 8 寸或 12 寸，计算系统可实现远端海量数据实时高密度计算功能，支持计算、存储、互连、I/O 等 4 种以上不同功能的光电芯粒互连，计算性能不低于 P 级，能重比提升不低于 5 倍。（2）研制高带宽、低延迟、低开销的光电互连接口电路，单通道光电互连速率  $\geq 56\text{Gbps}$ ，相邻芯粒互连延迟  $\leq 10\text{ns}$ ，光电融合交换容量  $\geq 25.6\text{Tbps}$ ，功耗  $\leq 10\text{pJ/bit}$ 。（3）芯粒间互连密度  $\geq 10000\text{pin/cm}^2$ ，集成芯粒数量  $\geq 50$ ，互连密度  $\leq 20\mu\text{m}/20\mu\text{m}$ （线宽/线距）；供电散热密度  $\geq 0.3\text{W/mm}^2$ 。（4）研制配套软件，任务配置生效时间  $\leq 500\text{ms}$ 。实现典型示范应用，申请不少于 30 项发明专利，相关行业技术标准或 MSA 提案不少于 1 项，技术就绪度不低于 5 级。

## 2.2 光电混合通用计算系统（基础前沿类）

研究内容：传统电子计算机系统在算力和功耗等方面存在瓶颈问题，光电混合逻辑计算是指输入数字信号以光和电两种载体导入光电子集成芯片中执行相应逻辑运算的新型计算方式，有望极大地提升数字计算的算力和降低能耗。研究新型光电混合逻辑计算的通用计算系统架构，探索智能化可编程光电混合逻辑芯片的机理，实现高并行度、集成化和可编程的逻辑门阵列；研究光电混合逻辑的集成光子回路，通过多逻辑级联、光电混合逻辑架



构、电路系统辅助实现通用计算系统，实现多比特位的加法、减法、比较器等光学数字电路系统，突破光子逻辑运算的扩展性和级联性难题；开发光电混合逻辑计算系统样机，结合电路控制系统研制具有扩展性的多比特位光学四则运算（加法、减法、乘法、除法）等通用计算原型机。

考核指标：（1）研制出超大容量可编程光电混合逻辑计算芯片，实现光学逻辑功能任意重构（两输入对应 16 种全套光逻辑门）、复用波长数 $\geq 10$ 、输出端口数 $\geq 4$ 的并行逻辑计算芯片，单芯片计算能力达 1TOPS 以上。（2）研制出多逻辑单元级联的光电混合逻辑芯片，展示单通道速率 25Gbit/s 以上的 2 比特光学全加器、全减器、数字比较器等演示验证系统。（3）结合电路控制系统，开发光电混合逻辑计算系统样机且具有演示功能，展示不少于 4 比特位光学四则运算等通用计算功能。实现典型示范应用，申请不少于 20 项技术发明专利，相关行业技术标准或 MSA 提案不少于 1 项，技术就绪度不低于 5 级。

### **2.3 TB 级光存储技术及光盘库研制（共性关键技术类）**

研究内容：面向大容量数据的低功耗、长寿命存储应用需求，研究超分辨光信息存储技术，突破衍射极限，实现 50 纳米及以下分辨率的超分辨记录与读取。突破单张标准光盘 1TB 及以上容量的光信息存储技术，研制超大容量光盘库；研发新型高精度高

稳定性光盘材料和光盘结构；研发伺服和信号分离检测技术，降低层间干涉，降低相邻信号干扰；研发新型高速多值信号处理、编解码及数据组织技术，提高光盘读写实时校正能力及数据恢复能力，保证系统的可靠性。

考核指标：（1）光记录与读取比特等效分辨率 $\leq 50\text{nm}$ ，信道间距 $\leq 180\text{nm}$ ；开发多值（ $\geq 3$ ）光信息存储技术；（2）实现双面多层刻录和读取，单张标准光盘存储容量 $\geq 1\text{TB}$ ；（3）研制出超大容量光存储光盘库，光盘库单机柜存储容量 $\geq 6\text{PB}$ ；精密机芯技术的 D-MLSE（最大似然序列估计）值 $\leq 15\%$ ，双光头同时读写与传输速度 $\geq 1\text{Gb/s}$ ，光盘寿命 $\geq 100$  年。实现典型示范应用，申请不少于 30 项技术发明专利，相关行业技术标准或 MSA 提案不少于 3 项，技术就绪度不低于 7 级。

### 3. 光显示与交互技术

#### 3.1 感存算一体光电融合芯片技术（共性关键技术类）

研究内容：面向视觉图像大数据边缘实时处理需求，研究智能化三维堆叠型视觉信息光电感存算芯片技术，包括：研究灰度、深度兼容成像并具备速度感知功能的多维度视觉信息传感技术；研究多维度视觉信息处理器架构及电路设计技术；研究面向多维度视觉信息处理的软硬件协同设计技术、智能处理算法技术；研究多层芯片三维堆叠集成技术以及相关可靠性问题；研制出智能

化三维堆叠型视觉芯片，具备图像信息智能化识别、检测、追踪及图像语义理解等功能，在先进显示、人机交互等场景实现应用。

考核指标：研制出多维度视觉信息传感器，二维视觉图像分辨率不低于 200 万像素、成像帧率不低于 100fps，深度图像分辨率不低于 100 万像素、深度图像生成速率不低于 60fps，速度场分布图分辨率不低于 100 万像素、生成速率不低于 30fps。研制出面向多维度视觉信息处理的视觉处理器芯片，芯片算力不低于 4TOPS@8-bit；智能化识别、跟踪、检测处理任务达到实时，在特定数据集上的 Top-5 目标识别率不低于 85%。实现 TSV 孔径不高于 15 $\mu\text{m}$ 、TSV 深宽比不低于 6:1、层数不低于 3 层的多维度视觉信息传感器、处理器、存储器的三维堆叠集成，研制出面向先进显示与交互应用的感存算一体光电融合系统芯片。实现典型示范应用，相关行业技术标准或 MSA 提案不少于 2 项，申请发明专利 20 项以上，技术就绪度不低于 6 级。

### 3.2 光电混合集成的激光雷达芯片技术（共性关键技术类）

研究内容：面向移动平台的智能感知需求，研究半导体激光器芯片及其一维二维兼容阵列，实现阵列在多物理场中的光耦合、热控制和电信号的加载；研究半导体光放大器及其与硅基光波导异质集成结构和工艺；研究线性调频连续波激光器及其线性化控制；研究激光雷达光束的光学扫描机制，包括光学相控阵、焦平

面开关阵、波长扫描、微振镜等；研究大范围扫描、窄光束发射的  
光学扫描和接收芯片；研究适用于激光雷达应用的新型光电混合  
集成技术和相关封装工艺。

考核指标：（1）多波长可调谐单模激光器阵列芯片，单管功率  
大于 60mW，阵列波长覆盖范围大于 80nm。（2）线性扫频连续  
波激光器功率大于 100mW，扫频带宽大于 3GHz，线宽小于  
100kHz，线性度优于 99%，扫频周期小于 10 $\mu$ s。（3）光学扫描  
芯片实现水平视场扫描角度大于 120 $^{\circ}$ ，垂直视场扫描角度大于  
15 $^{\circ}$ ，光束发散角小于 0.2 $^{\circ}$ ；激光雷达扫描帧率大于 10fps。（4）  
光电探测器阵列规模不小于 128 $\times$ 32 或等效探测点云规模不小于  
132 $\times$ 28。（5）实现激光雷达的集成化和小型化封装，盲区 $\leq$ 0.5m，  
测程高于 100m@10%反射率，测距精度 $\leq$ 5cm，测量速度范围 $\geq$   
 $\pm$ 100km/h，测速精度 $\leq$ 0.1m/s。实现典型示范应用，相关行业  
技术标准或 MSA 提案不少于 2 项，申请发明专利 20 项以上，技  
术就绪度不低于 6 级。

### 3.3 基于 VCSEL 的三维图像识别与感知芯片技术（共性关键技术类）

研究内容：面向移动终端的低功耗高精度三维感知的需求，  
研究低功耗和高精度垂直腔面发射激光器，建立多节芯片结构新  
技术和阵列化驱动电路，实现垂直腔面发射激光器阵列的高电光

转换效率、高发光功率密度及阵列发光的高一致性；研究高速二维及三维兼容视觉传感器，和多模式三维探测机制，包括结构光、间接飞行时间（iToF）或直接飞行时间（dToF）；研究光场调控新原理和新技术，实现高光学效率、高保真度的光学元件；研究亚毫米精度三维图像重建技术，以及高性能的三维重建算法。

考核指标：（1）研制出高电光转换效率、高出光功率密度、高一致性和高可靠的垂直腔面发射激光器阵列芯片，电光转化效率（PCE）不小于 55%，斜率效率不小于 1.9W/A，发散角全角不大于 22°，输出光功率大于 4W，阵列发光一致性大于 95%，波长温漂小于 8nm（-40°C~85°C）。（2）研制出大像素规模、大动态范围、高探测效率和精度的多模式高速传感器，分辨率大于 30 万（或 CMOS 传感器分辨率大于 200 万），兼容二维三维探测成像，三维探测输出 XYZ 数据、PDE 大于 10%（940nm 波段），二维探测输出灰度图像、灰度阶数大于 8bits，三维帧率不低于 30fps、二维帧率不低于 60fps；研制出高质量衍射光学元件，视场范围大于 25°×25°；研制出高精度三维图像识别系统，目标距离 1~2m@10%反射率，成像距离精度小于 1mm；目标距离 5~10m@10%反射率，成像距离精度小于 1cm。实现典型示范应用，申请发明专利 20 项以上，相关行业技术标准或 MSA 提案不少于 1 项，技术就绪度不低于 6 级。